

64200100

[illegible]

REG FILE:	7	6	5	4	3	2	1	0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																													
-----------	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1	0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET	
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1	27	1	0	0	0	0	0	1	6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))	
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1	-32677	1	4	0	0	0	1	1	6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))	
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1	-24063	1	5	0	4	0	0	0	0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)	
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1	-12223	1	6	4	0	1	0	0	0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in	
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1	-4039	1	7	4	0	0	0	0	14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)	
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1	25533	1	3	0	7	0	0	0	15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1	3992	0	0	3	7	0	0	0	6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1	4056	0	0	3	7	1	0	0	6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in	
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1	1088	0	0	1	0	1	0	0	0	0	0	1	0	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1	-11727	1	6	4	4	0	0	0	12	0	0	0	0	0	22	22	22	R(6) <= R(4) xor R(4)	
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1	-15112	0	6	1	1	1	0	0	14	0	0	0	1	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1	-51	1	7	7	7	1	0	0	3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1	
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1	-9271	1	6	6	7	1	0	0	2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1	
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1	-40	0	7	7	7	1	0	0	6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE	

REG FILE:	7	6	5	4	3	2	1	0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																									
-----------	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

REG FILE:	7	6	5	4	3	2	1	0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																										</
-----------	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1	0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET	
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1	27	1	0	0	0	0	0	1	6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))	
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1	-32677	1	4	0	0	0	1	1	6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))	
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1	-24063	1	5	0	4	0	0	0	0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)	
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1	-12223	1	6	4	0	1	0	0	0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in	
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1	-4039	1	7	4	0	0	0	0	14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)	
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1	25533	1	3	0	7	0	0	0	15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1	3992	0	0	3	7	0	0	0	6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1	4056	0	0	3	7	1	0	0	6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in	
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1	1088	0	0	1	0	1	0	0	0	0	0	1	0	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1	-11727	1	6	4	4	0	0	0	12	0	0	0	0	0	22	22	22	22	R(6) <= R(4) xor R(4)
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1	-15112	0	6	1	1	1	0	0	14	0	0	0	1	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1	-51	1	7	7	7	1	0	0	3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1	
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1	-9271	1	6	6	7	1	0	0	2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1	
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1	-40	0	7	7	7	1	0	0	6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE	

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1	0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET	
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1	27	1	0	0	0	0	0	1	6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))	
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1	-32677	1	4	0	0	0	1	1	6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))	
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1	-24063	1	5	0	4	0	0	0	0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)	
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1	-12223	1	6	4	0	1	0	0	0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in	
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1	-4039	1	7	4	0	0	0	0	14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)	
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1	25533	1	3	0	7	0	0	0	15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1	3992	0	0	3	7	0	0	0	6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1	4056	0	0	3	7	1	0	0	6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in	
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1	1088	0	0	1	0	1	0	0	0	0	0	1	0	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command	
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1	-11727	1	6	4	4	0	0	0	12	0	0	0	0	0	22	22	22	R(6) <= R(4) xor R(4)	
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1	-15112	0	6	1	1	1	0	0	14	0	0	0	1	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command	
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1	-51	1	7	7	7	1	0	0	3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1	
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1	-9271	1	6	6	7	1	0	0	2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1	
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1	-40	0	7	7	7	1	0	0	6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE	

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1	0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET	
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1	27	1	0	0	0	0	0	1	6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))	
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1	-32677	1	4	0	0	0	1	1	6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))	
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1	-24063	1	5	0	4	0	0	0	0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)	
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1	-12223	1	6	4	0	1	0	0	0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in	
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1	-4039	1	7	4	0	0	0	0	14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)	
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1	25533	1	3	0	7	0	0	0	15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1	3992	0	0	3	7	0	0	0	6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1	4056	0	0	3	7	1	0	0	6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in	
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1	1088	0	0	1	0	1	0	0	0	0	0	1	0	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1	-11727	1	6	4	4	0	0	0	12	0	0	0	0	0	22	22	22	R(6) <= R(4) xor R(4)	
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1	-15112	0	6	1	1	1	0	0	14	0	0	0	1	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1	-51	1	7	7	7	1	0	0	3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1	
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1	-9271	1	6	6	7	1	0	0	2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1	
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1	-40	0	7	7	7	1	0	0	6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE	

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1	0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET	
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1	27	1	0	0	0	0	0	1	6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))	
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1	-32677	1	4	0	0	0	1	1	6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))	
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1	-24063	1	5	0	4	0	0	0	0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)	
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1	-12223	1	6	4	0	1	0	0	0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in	
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1	-4039	1	7	4	0	0	0	0	14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)	
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1	25533	1	3	0	7	0	0	0	15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1	3992	0	0	3	7	0	0	0	6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1	4056	0	0	3	7	1	0	0	6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in	
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1	1088	0	0	1	0	1	0	0	0	0	0	1	0	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1	-11727	1	6	4	4	0	0	0	12	0	0	0	0	0	22	22	22	22	R(6) <= R(4) xor R(4)
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1	-15112	0	6	1	1	1	0	0	14	0	0	0	1	0	22	0	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1	-51	1	7	7	7	1	0	0	3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1	
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1	-9271	1	6	6	7	1	0	0	2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1	
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1	-40	0	7	7	7	1	0	0	6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE	

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1		0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1		27	1	0	0	0	0	1		6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1		-32677	1	4	0	0	1	1		6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1		-24063	1	5	0	4	0	0		0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1		-12223	1	6	4	0	1	0		0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1		-4039	1	7	4	0	0	0		14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1		25533	1	3	0	7	0	0		15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1		3992	0	0	3	7	0	0		6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1		4056	0	0	3	7	1	0		6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1		1088	0	0	1	0	1	0		0	0	0	1	0	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1		-11727	1	6	4	4	0	0		12	0	0	0	0	0	22	22	22	R(6) <= R(4) xor R(4)
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1		-15112	0	6	1	1	1	0		14	0	0	0	1	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1		-51	1	7	7	7	1	0		3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1		-9271	1	6	6	7	1	0		2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1		-40	0	7	7	7	1	0		6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE

REG FILE:	7	6	5	4	3	2	1	0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																												</
-----------	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

REG FILE:	7	6	5	4	3	2	1	0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																								
-----------	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

64210455

[illegible]

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl	word	RW	DA	AA	BA	MB	MD	ALU_mode	ALU_function	N	C	V	Z	Const_in	Data_in	Address_out	Data_out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1		0	U	0	0	0	0	U	U	0	0	0	0	0	1	11	0	0	RESET
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1		27	1	0	0	0	0	1		6	0	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1		-32677	1	4	0	0	1	1		6	0	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1		-24063	1	5	0	4	0	0		0	0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1		-12223	1	6	4	0	1	0		0	0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const_in
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1		-4039	1	7	4	0	0	0		14	0	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1		25533	1	3	0	7	0	0		15	0	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1		3992	0	0	3	7	0	0		6	0	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1		4056	0	0	3	7	1	0		6	0	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const_in
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1		1088	0	0	1	0	1	0		0	0	0	1	0	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1		-11727	1	6	4	4	0	0		12	0	0	0	0	0	22	22	22	R(6) <= R(4) xor R(4)
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1		-15112	0	6	1	1	1	0		14	0	0	0	1	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1		-51	1	7	7	7	1	0		3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1		-9271	1	6	6	7	1	0		2	0	0	0	0	95	22	1	95	R(6) <= R(6) + 1
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1		-40	0	7	7	7	1	0		6	0	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE

REG FILE:	7	6	5	4	3	2	1	0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																							</
-----------	---	---	---	---	---	---	---	---	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

IDEAL

REG FILE:	7	6	5	4	3	2	1	0	at 0 ps:	clk	ctrl word	RW	DA	AA	BA	MB	MD	ALU mode	ALU function	N	C	V	Z	Const in	Data in	Address out	Data out	Comment
REG FILE:	0	0	0	0	0	0	0	0	at 800 ns:	1	0	U	0	0	0	U	U		0	0	0	0	1	11	0	0	RESET	
REG FILE:	0	0	0	0	0	0	0	0	at 1200 ns:	1	27	1	0	0	0	0	1		6	0	0	0	1	11	11	11	LOAD R(0) <= MEM(R(0))	
REG FILE:	0	0	0	0	0	0	0	11	at 1600 ns:	1	-32677	1	4	0	0	1	1		6	0	0	0	1	22	11	1	LOAD R(4) <= MEM(R(0))	
REG FILE:	0	0	0	22	0	0	0	11	at 2 us:	1	-24063	1	5	0	4	0	0		0	0	0	0	1	22	11	22	ADD R(5) <= R(0) + R(4)	
REG FILE:	0	0	33	22	0	0	0	11	at 2400 ns:	1	-12223	1	6	4	0	1	0		0	0	0	0	27	22	22	27	ADI R(6) <= R(4) + Const in	
REG FILE:	0	49	33	22	0	0	0	11	at 2800 ns:	1	-4039	1	7	4	0	0	0		14	0	0	0	27	22	22	11	MOVE A R(7) <= R(4)	
REG FILE:	22	49	33	22	0	0	0	11	at 3200 ns:	1	25533	1	3	0	7	0	0		15	0	0	0	27	22	11	22	MOVE B R(3) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 3600 ns:	1	3992	0	0	3	7	0	0		6	0	0	0	27	22	22	22	STORE B MEM(R(3)) <= R(7)	
REG FILE:	22	49	33	22	22	0	0	11	at 4 us:	1	4056	0	0	3	7	1	0		6	0	0	0	95	22	22	95	STORE CONST MEM(R(3)) <= Const in	
REG FILE:	22	49	33	22	22	0	0	11	at 4400 ns:	1	1088	0	0	1	0	1	0		0	0	0	1	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using ADD immediate Y=A + 0 alu command	
REG FILE:	22	49	33	22	22	0	0	11	at 4800 ns:	1	-11727	1	6	4	4	0	0		12	0	0	0	0	22	22	22	R(6) <= R(4) xor R(4)	
REG FILE:	22	0	33	22	22	0	0	11	at 5200 ns:	1	-15112	0	6	1	1	1	0		14	0	0	1	0	22	0	0	TEST R(1) using bus A: set NCVZ bits using Y=X alu command	
REG FILE:	22	0	33	22	22	0	0	11	at 5600 ns:	1	-51	1	7	7	7	1	0		3	0	1	0	0	95	22	21	95	R(7) <= R(7) - 1
REG FILE:	21	0	33	22	22	0	0	11	at 6 us:	1	-9271	1	6	6	7	1	0		2	0	0	0	95	22	1	95	R(6) <= R(6) + 1	
REG FILE:	21	1	33	22	22	0	0	11	at 6400 ns:	1	-40	0	7	7	7	1	0		6	0	0	0	95	22	21	95	SET ALU NOP, DA=R(7), AA=R(7), BA=R(7), NO WRITE	