

VPISNA ŠTEVILKA	CPU_BRANCH_CTRL\SRC\Ocene_BRANCH_CONTROL	CPU_DATAPATH\SRC\Ocene_DATAPATH	CPU_MAIN\SRC\Ocene_CPU_MAIN	OCENA
64000225	Ni pripomb	<p>Ni rezultatov simulacije zaradi napak sintetizatorja: ERROR:HDLCompiler:374 - "cpu_datapath.vhd" Line 1: Entity <cpu_datapath> is not yet compiled. ERROR:HDLCompiler:24 - "cpu_datapath.vhd" Line 2: "" expects 2 arguments ERROR:HDLCompiler:845 - "cpu_datapath.vhd" Line 3: Type of aggregate cannot be determined without context ; 0 visible types match here ... Manjka vam deklaracija entitete. Če dodam deklaracijo, dobim rezultate simulacije, vendar sta Address_out in Data_out vedno nič, ker vam manjkajo for zanke za preslikavo 2d bitnih polj to 1d polje vektorjev std_logic_vector za multiplexerja B (muxb) in D (muxd). Če to dodam, so C,V,Z biti nedefinirani ('U'). Manjka povezava komponente polja registrov (REG_FILE) in povezave bitov v MB_vector.</p>	Naloga ni programirana.	7
64200100	Ni pripomb	Ni pripomb	Ni pripomb	10
64200112	Ni pripomb	Ni pripomb	Ni pripomb	10
64200238	Ni pripomb	Ni pripomb	Ni pripomb	10
64200288	Ni pripomb	Ni pripomb	Ni pripomb	10
64200296	Ni pripomb	Ni pripomb	Ni pripomb	10
64200385	Ni pripomb	Ni pripomb	Ni pripomb	10
64210113	Ni pripomb	Ni pripomb	Ni pripomb	10
64210290	Ni pripomb	Ni pripomb	Ni pripomb	10
64210382	Ni pripomb	Ni pripomb	Ni pripomb	10
64210384	<p>Ni rezultatov simulacije zaradi napak sintetizatorja: ERROR:HDLCompiler:432 - "branch_ctrl.vhd" Line 71: Formal <x> has no actual or default</p>	Ni pripomb	Ni pripomb	8
64210386	Ni pripomb	Ni pripomb	Ni pripomb	10
64210445	Ni pripomb	<p>Ni rezultatov simulacije zaradi napak sintetizatorja: ERROR:HDLCompiler:806 - "cpu_datapath.vhd" Line 128: Syntax error near "end". Zaključna vrstica "end ideal" je podvojena. Če eno odstranim, koda deluje pravilno.</p>	Ni pripomb	9
64210455	Ni pripomb	Ni pripomb	<p>Rezultati simulacije sicer so, samo so vse vrednosti registrov v REG_FILE enaki nič. Podobno z RAM spominom. Vzrok sta napačno napisana signala za JB_address in Const_in: --JB_address <= std_logic_vector(resize(signed(IR(8 downto 6)&IR(2 downto 0)), JB_address'length)); je pogojen z JB – če je JB='1' morate postaviti JB_address <= A_bus; (drugi del when-else stavka). Const_in je enak A_bus. V povezovalnem stavku imate dvakrat povezan (Data_in) signal: Data_in => Const_in, Data_in => IOBUS_Data_in. Povezava na Const_in je odveč. Manjka tudi izvedba signala IOBUS_address <= A_bus; Brez tega števec naslovov šteje kar naprej, kljub temu</p>	8

VPISNA ŠTEVILKA	CPU_BRANCH_CTRL\SRC\Ocene_BRANCH_CONTROL	CPU_DATAPATH\SRC\Ocene_DATAPATH	CPU_MAIN\SRC\Ocene_CPU_MAIN	OCENA
64210457	Ni rezultatov simulacije zaradi napak sintetizatorja: ERROR:HDLCompiler:1314 - "branch_ctrl.vhd" Line 81: Formal port/generic <buss> is not declared in <muxnto1_bus>. Spet se vam je od nekod prikradla beseda bus v deklaraciji	Ni rezultatov simulacije zaradi napak sintetizatorja: ERROR:HDLCompiler:1314 - "cpu_datapath.vhd" Line 78: Formal port/generic <dess> is not declared in <reg_file> ERROR:HDLCompiler:432 - "cpu_datapath.vhd" Line 75: Formal <dest_select> has no actual or default value. Pri povezovanju komponente REG_FILE niste pravilno dali imena izbire cilja (destination select). Namesto (dest_select) imate (desS). Ko to popravim, koda deluje pravilno.	Rezultatov simulacije ni zaradi napak sintetizatorja: ERROR:HDLCompiler:1314 - "cpu.vhd" Line 132: Formal port/generic <datain> is not declared in <cpu_datapath> ERROR:HDLCompiler:432 - "cpu.vhd" Line 114: Formal <data_in> has no actual or default value. Manjkajo vam vezaji v imenih signalov pri povezovanju cpu_datapath (Data_in, Address_out in Data_out).	9
64240430	Ni pripomb	Ni pripomb	Rezultatov simulacije ni zaradi napak sintetizatorja: ERROR:HDLCompiler:1314 - "cpu.vhd" Line 83: Formal port/generic <ctrl_width> is not declared in <branch_ctrl> ERROR:HDLCompiler:433 - "cpu.vhd" Line 117: Formal <data_in> is already associated. Namesto (ctrl_width) bi morale biti (ctr_width). V povezovalnem stavku imate dvakrat povezan (Data_in) signal: Data_in => Const_in, Data_in => IOBUS_Data_in. Povezava na Const_in je odveč. Manjka tudi izvedba signala IOBUS_address <= A_bus; Brez tega števec naslovov šteje kar naprej, kljub temu da bi	8